

## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 11-145022

(43)Date of publication of application : 28.05.1999

(51)Int.Cl.

H01L 21/02

E04H 5/02

F24F 7/06

(21)Application number : 09-311713

(71)Applicant : MATSUSHITA ELECTRON CORP

(22)Date of filing : 13.11.1997

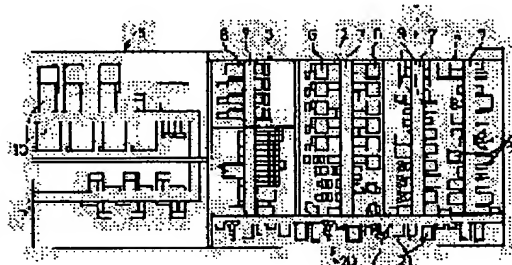
(72)Inventor : AOKI NORISHIGE  
 FUJITA MASAHIRO  
 NISHIWAKI TORU  
 FUJIWARA KAZUO  
 MITSUI AKIRA  
 UEDA SEIJI  
 HAMA NOBORU  
 KAWADA SHINICHI

## (54) FACILITY FOR MANUFACTURING SEMICONDUCTOR

## (57)Abstract:

**PROBLEM TO BE SOLVED:** To provide a facility for manufacturing a semiconductor capable of productively forming a film requiring repeated treatment process and effectively forming several other films.

**SOLUTION:** A flow shop facility unit 20 having a plurality of processing facilities 21 conducting several treatment to form a predetermined film placed in line along a work transferring path 7 based on a treatment sequence is set and combined with a first job shop facility unit 2 having all of a whole process facility 6 and the work transferring path 7 kept in highly clean state, a second job shop facility unit 3 having a part of a process facility 8 and the work transferring path T kept in highly clean state, and a third job shop facility unit 4 having only the work transferring path 7 kept in highly clean state.



## LEGAL STATUS

[Date of request for examination]

13.03.2000

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

3355117

[Date of registration] 27.09.2002

[Number of appeal against examiner's decision  
of rejection]

[Date of requesting appeal against examiner's  
decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19)日本国特許庁 (J P)

(12) 公 開 特 許 公 報 (A)

(11)特許出願公開番号

特開平11-145022

(43)公開日 平成11年(1999) 5月28日

(51)Int.Cl.<sup>9</sup>  
H 0 1 L 21/02  
E 0 4 H 5/02  
F 2 4 F 7/06

識別記号

F I  
H 0 1 L 21/02 Z  
E 0 4 H 5/02 B  
F 2 4 F 7/06 C

審査請求 未請求 請求項の数2 O L (全 6 頁)

(21)出願番号 特願平9-311713

(22)出願日 平成9年(1997)11月13日

(71)出願人 000005843

松下電子工業株式会社  
大阪府高槻市幸町1番1号

(72)発明者 青木 則茂

大阪府高槻市幸町1番1号 松下電子工業  
株式会社内

(72)発明者 藤田 雅人

大阪府高槻市幸町1番1号 松下電子工業  
株式会社内

(72)発明者 西脇 徹

大阪府高槻市幸町1番1号 松下電子工業  
株式会社内

(74)代理人 弁理士 石原 勝

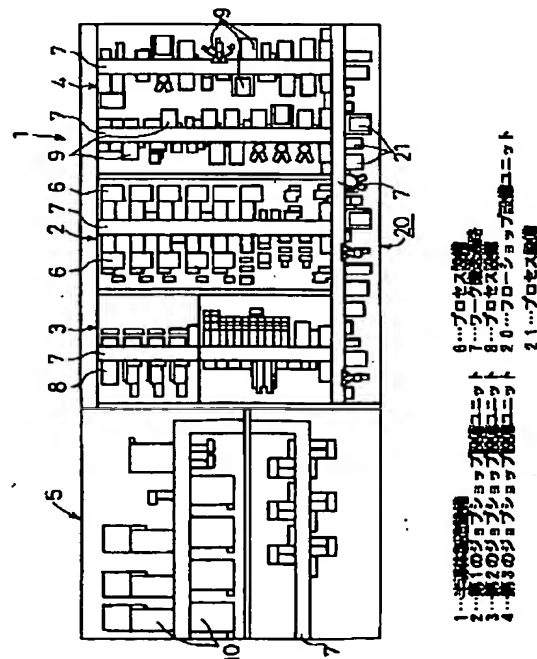
最終頁に続く

(54)【発明の名称】 半導体製造設備

(57)【要約】

【課題】 処理工程を繰り返すような膜形成を生産性良く行うことができ、またその他の各種膜形成も効率的に行うことができる半導体製造設備を提供する。

【解決手段】 所定の膜形成を行うための各種処理を行う複数のプロセス設備21をワーク搬送通路7に沿ってライン状に処理順序に基づいて配設したフローショップ設備ユニット20を設け、またプロセス設備6及びワーク搬送通路7の全体が清浄度の高い状態に保持された第1のジョブショップ設備ユニット2と、プロセス設備8の一部とワーク搬送通路7が清浄度の高い状態に保持された第2のジョブショップ設備ユニット3と、ワーク搬送通路7のみが清浄度の高い状態に保持された第3のジョブショップ設備ユニット4と組み合わせた。



## 【特許請求の範囲】

【請求項 1】 所定の膜形成を行うための各種処理を行う複数のプロセス設備をワーク搬送通路に沿ってライン状に処理順序に基づいて配設したフローショップ設備ユニットを備えたことを特徴とする半導体製造設備。

【請求項 2】 プロセス設備及びワーク搬送通路の全体が清浄度の高い状態に保持されたクリーンルームを有する第 1 のジョブショップ設備ユニットと、プロセス設備の一部とワーク搬送通路が清浄度の高い状態に保持されたクリーンルームを有する第 2 のジョブショップ設備ユニットと、ワーク搬送通路のみが清浄度の高い状態に保持されたクリーンルームを有する第 3 のジョブショップ設備ユニットとを組み合わせることを特徴とする請求項 1 記載の半導体製造設備。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】 本発明は、半導体製造設備に関するものである。

## 【0002】

【従来の技術】 半導体は、図 3 に示すように、シリコンウェハ（ワーク）を、洗浄工程、酸化工程、拡散工程、イオン注入工程、絶縁膜形成工程、電極形成工程、エピタキシャル成長工程、及びパターンを形成するリソグラフィ工程などから適宜に選択された複数の工程に順次通すことによって製造される。また、そのリソグラフィ工程においては、レジスト塗布、プリベーク、フォトリソによる露光、現像、ポストベーク、エッチング、レジスト除去の複数の工程を経る。

【0003】 半導体製造設備においては、上記各工程をそれぞれ実行する各プロセス設備に対してワークを高い清浄度に保持しながら順次供給する必要があるため、クリーンルーム内にそれらのプロセス設備を配設し、クリーンルーム内でワークを搬送して各プロセス設備に順次供給するように構成されている。

【0004】 一般的なクリーンルームは、天井室と、処理室と、床下室の 3 層構造とされ、中間のプロセス設備が配設される処理室の天井面に高性能フィルタ（HEPA フィルタや ULPA フィルタ）を設置し、処理室の床面はグレーチング床等の通気構造の床面にて構成し、床下室と天井室とをリターン通路にて連通するとともにそのリターン通路に空調機を配設し、空調機にて温度及び湿度を調整され、高性能フィルタにて清浄にされた空気を処理室の天井から床面に向かって吹き出してダウンプローを形成するように構成されている。

【0005】 従来の半導体製造設備においては、生産計画に基づいた生産スペース全体を覆う鉄筋コンクリートや鉄骨コンクリート製の建屋を構築し、その内部にクリーンルームを構築してそのクリーンルーム内に上記各工程を実行する各種プロセス設備を生産規模に合わせて適当数ずつそれぞれ総めて配設している。そして、各ワー

クをその薄膜形成工程に応じて各プロセス設備に順次供給することによって半導体を製造する、所謂ジョブショップ生産方式で半導体を製造するように構成されていた。

【0006】 また、特開平 7-283089 号公報には、各種プロセス設備を薄膜の単位層の形成タイプ毎に組合せてそれぞれモジュール化し、そのモジュールを組み合わせて構成した半導体製造設備が開示されている。例えば、単位層形成タイプを、酸化・拡散・低圧 CVD-ホトリソグラフィードライエッチング-洗浄の組合せをタイプ A、酸化・拡散・低圧 CVD-ホトリソグラフィ-イオン注入-洗浄の組合せをタイプ B、常圧プラズマ CVD-ホトリソグラフィードライエッチング-洗浄の組合せをタイプ C、以下同様にタイプ D、タイプ E、・・・とし、各タイプ毎にそれぞれのプロセス設備を組み合わせてモジュール化している。また、各モジュールにおいては、各プロセス設備毎に要求される清浄度レベルに応じて清浄度領域を区分して空調し、各モジュール単位でクリーンルームをユニット化している。

## 【0007】

【発明が解決しようとする課題】 しかしながら、従来の半導体製造設備では単体構造の大きなクリーンルーム内に各種プロセス設備を配設しているので、各種半導体に対応できる汎用性と各プロセス設備の稼働率を確保するために、上記のように各プロセス設備を所要数ずつ総めて配設したジョブショップ方式が採用されているが、このジョブショップ方式の生産では、配線工程のように処理タクトの似通った処理工程を繰り返して膜形成するような工程では、ワークの搬出・搬送・搬入・待機等のハンドリングに要する時間が多くなって生産性が非常に悪くなるという問題があった。

【0008】 一方、上記公報に開示された構成では、薄膜の単位層形成タイプ毎にそれに用いる各種プロセス設備を組合せてモジュール化しているが、処理工程を繰り返して膜形成する場合に上記問題を完全に解消することができず、かつ他方で各種膜形成の半導体に対して汎用する場合にはジョブショップ方式の利点が得られないために却って半導体製造設備全体の稼働率が低下するという問題がある。

【0009】 本発明は、上記従来の問題点を鑑み、処理工程を繰り返すような膜形成を生産性良く行うことができ、またその他の各種膜形成も効率的に行うことができかつ安価に構成できる半導体製造設備を提供することを目的としている。

## 【0010】

【課題を解決するための手段】 本発明の半導体製造設備は、所定の膜形成を行うための各種処理を行う複数のプロセス設備をワーク搬送通路に沿ってライン状に処理順序に基づいて配設したフローショップ設備ユニットを備えたものであり、処理工程を繰り返すような膜形成を行

う場合に非常に生産性良く膜形成することができる。

【0011】また、フローシヨップ設備ユニットとジョブシヨップ設備ユニットとを組み合わせることにより、特にプロセス設備及びワーク搬送通路の全体が清浄度の高い状態に保持されたクリーンルームを有する第1のジョブシヨップ設備ユニットと、プロセス設備の一部とワーク搬送通路が清浄度の高い状態に保持されたクリーンルームを有する第2のジョブシヨップ設備ユニットと、ワーク搬送通路のみが清浄度の高い状態に保持されたクリーンルームを有する第3のジョブシヨップ設備ユニットと組み合わせることにより、その他の各種膜形成も効率的に行うことができ、かつ各ジョブシヨップ設備ユニットをクリーンルームのエリアに応じて別々にユニット化しているので、各設備ユニットのクリーンルームの構成が単純となって低コストにて構成でき、半導体製造設備全体では大幅に安価に構成することができる。

#### 【0012】

【発明の実施の形態】以下、本発明のクリーンルームの一実施形態について、図1、図2を参照して説明する。

【0013】1は半導体製造設備で、第1～第4のジョブシヨップ設備ユニット2～5及びフローシヨップ設備ユニット20を組み合わせ構成されている。第1のジョブシヨップ設備ユニット2は、ホトリソグラフィなど処理を大気で行うためその処理部の全体が大気中にあるプロセス設備6が設置されているジョブシヨップ設備ユニットであり、そのクリーンルームはプロセス設備6及びワーク搬送通路7の全体を清浄度の高い状態に保持するように構成されている。

【0014】この第1のジョブシヨップ設備ユニット2のクリーンルームは、図2に示すように、天井室11と、プロセス設備6及びワーク搬送通路7の全体が配設されたクラス1程度の高清浄度室12と、床下室13と、機器室14の上下4層構造に構成されており、床下室13とその下部の機器室14とは気密分離されている。

【0015】高清浄度室12の天井面にはHEPAフィルタやULPAフィルタなどの高性能フィルタを有するファンフィルタユニット15が設置され、高清浄度室12の床面は通気構造とするためグレーチング床16にて構成されている。17は床下室13と天井室11とを連通するリターン通路で、適所に空調機（図示せず）が配設されている。かくして、空調機にて温度及び湿度を調整され、高性能フィルタにて清浄にされた空気が高清浄度室12の天井面から床面に向かって吹き出して清浄な空気のダウンフローが形成され、この清浄な温調空気が循環使用されることにより効率的に高清浄度室12内が高い清浄度に保持される。機器室14には、プロセス設備6に必要な適宜補助機器18が配設されている。また、床下室13の出口部にはケミカルフィルタ19が配設され、循環空気中にガス成分が含有しないように構成

されている。

【0016】第2のジョブシヨップ設備ユニット3は、ウェットエッチングや減圧CVDやベーク炉など処理の一部を大気で行うためその処理部の一部が大気中にあるプロセス設備8が設置されているジョブシヨップ設備ユニットであり、クリーンルームはプロセス設備8の一部とワーク搬送通路7を清浄度の高い状態に保持するように構成されている。そのクリーンルームは第1のジョブシヨップ設備ユニット2のクリーンルームと基本的に同一の構成で、その高清浄度室12にはプロセス設備8の一部とワーク搬送通路7が配設されている。また、機器室14には、プロセス設備8の真空排気を行う真空ポンプや、真空排気中の有害ガスを燃焼方式で無害化する除害機などの補助機器18が配設されている。

【0017】第3のジョブシヨップ設備ユニット4は、ドライエッチングやCVDやプラズマCVDなど処理の全体を設備で管理された空間内で行うため処理部の全体が大気に晒されないプロセス設備9が設置されているジョブシヨップ設備ユニットであり、クリーンルームはワーク搬送通路7のみを清浄度の高い状態に保持するように構成されている。そのクリーンルームは第1のジョブシヨップ設備ユニット2のクリーンルームと基本的に同一の構成で、その高清浄度室12にはワーク搬送通路7のみが配設されている。また、機器室14には、プロセス設備8の真空排気を行う真空ポンプや、真空排気中の有害ガスを燃焼方式で無害化する除害機などの補助機器18が配設されている。

【0018】第4のジョブシヨップ設備ユニット5は、イオン注入やCMPなど処理の全体を設備で管理された空間内で行うため処理部の全体が大気に晒されず、さらに補助機器を循環空気通路と隔離して設ける必要のないプロセス設備10が設置されているジョブシヨップ設備ユニットであり、クリーンルームはワーク搬送通路7のみを清浄度の高い状態に保持するように構成されている。そのクリーンルームは第3のジョブシヨップ設備ユニット4のクリーンルームと基本的に同じ構成であるが、4層構造ではなく機器室14を設けていない3層構造とされている。

【0019】フローシヨップ設備ユニット20は、クリーンルーム構成としては基本的に第1～第3のジョブシヨップ設備ユニット2～4の何れかのクリーンルーム構成と同じであるが、第1～第3のジョブシヨップ設備ユニット2～4の一端に沿うように細長く配設されるとともに、各ジョブシヨップ設備ユニット2～4のワーク搬送通路7と接続可能に一侧にワーク搬送通路7が配設され、他側にはアルミスパッタとドライエッチングと絶縁膜形成等の繰返しによる電極形成工程や配線工程のように、処理タクトが均等になるように各種プロセス設備21が処理順序に基づいてワーク搬送通路7に沿ってライン状に配設され、ワークを1ライン上を搬送すること

によって各種処理を順次行うように構成されている。

【0020】以上の構成によれば、フローショップ設備ユニット20を設けたので、処理工程を繰り返すような膜形成を行う場合に非常に生産性良く膜形成することができる。また、そのフローショップ設備ユニット20とジョブショップ設備ユニットとを組み合わせることにより、特にプロセス設備6及びワーク搬送通路7の全体が清浄度の高い状態に保持されたクリーンルームを有する第1のジョブショップ設備ユニット2と、プロセス設備8の一部とワーク搬送通路7が清浄度の高い状態に保持されたクリーンルームを有する第2のジョブショップ設備ユニット3と、ワーク搬送通路7のみが清浄度の高い状態に保持されたクリーンルームを有する第3、第4のジョブショップ設備ユニット4、5と組み合わせることにより、その他の各種膜形成も効率的に行うことができ、かつ各ジョブショップ設備ユニット2～5をクリーンルームのエリアに応じて別々にユニット化しているので、各設備ユニット2～5のクリーンルームの構成が単純となって低コストにて構成でき、半導体製造設備1全体では大幅に安価に構成することができる。

#### 【0021】

【発明の効果】本発明の半導体製造設備によれば、以上の説明から明らかなように、所定の膜形成を行うための各種処理を行う複数のプロセス設備をワーク搬送通路に沿ってライン状に処理順序に基づいて配設したフローショップ設備ユニットを備えているので、処理工程を繰り返すような膜形成を行う場合に非常に生産性良く膜形成することができる。

【0022】また、フローショップ設備ユニットと、プロセス設備及びワーク搬送通路の全体が清浄度の高い状

態に保持されたクリーンルームを有する第1のジョブショップ設備ユニットと、プロセス設備の一部とワーク搬送通路が清浄度の高い状態に保持されたクリーンルームを有する第2のジョブショップ設備ユニットと、ワーク搬送通路のみが清浄度の高い状態に保持されたクリーンルームを有する第3のジョブショップ設備ユニットと組み合わせているので、その他の各種膜形成も効率的に行うことができ、かつ各ジョブショップ設備ユニットをクリーンルームのエリアに応じて別々にユニット化しているので、各設備ユニットのクリーンルームの構成が単純となって低コストにて構成でき、半導体製造設備全体では大幅に安価に構成することができる。

#### 【図面の簡単な説明】

【図1】本発明の一実施形態の半導体製造設備の概略構成を示す平面図である。

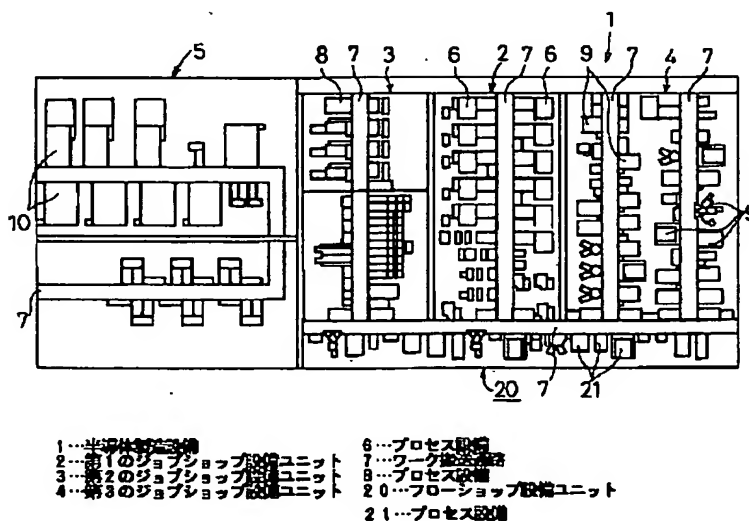
【図2】同実施形態の半導体製造設備の概略構成を示す縦断面図である。

【図3】半導体製造における各処理工程の説明図である。

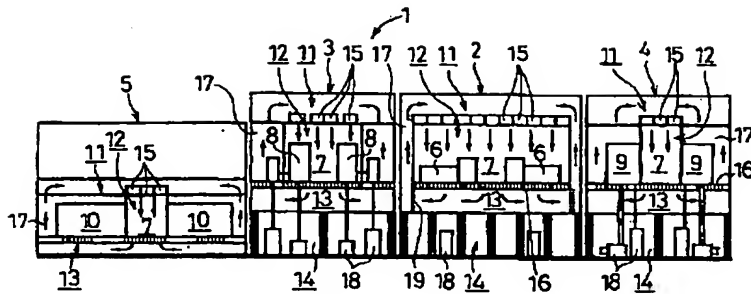
#### 20 【符号の説明】

- 1 半導体製造設備
- 2 第1のジョブショップ設備ユニット
- 3 第2のジョブショップ設備ユニット
- 4 第3のジョブショップ設備ユニット
- 6 プロセス設備
- 7 ワーク搬送通路
- 8 プロセス設備
- 20 フローショップ設備ユニット
- 21 プロセス設備

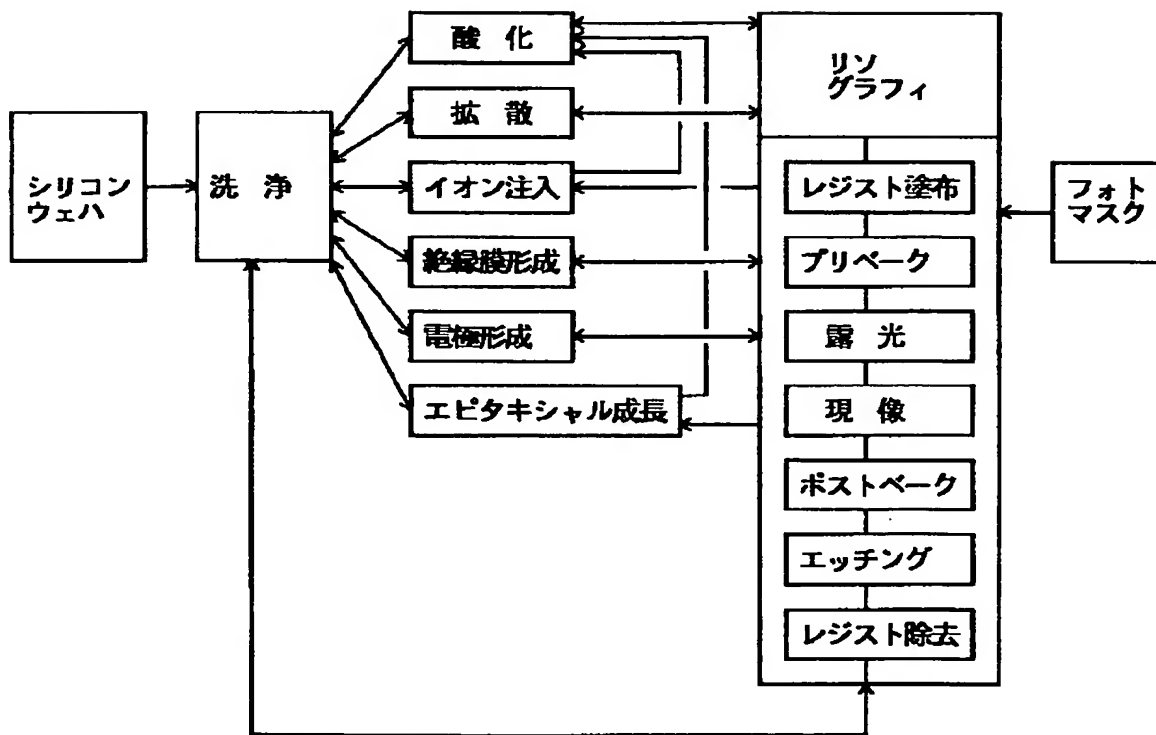
【図1】



【図 2】



【図 3】



フロントページの続き

(72)発明者 藤原 一夫  
大阪府高槻市幸町 1 番 1 号 松下電子工業  
株式会社内  
(72)発明者 光井 章  
大阪府高槻市幸町 1 番 1 号 松下電子工業  
株式会社内

(72)発明者 上田 誠二  
大阪府高槻市幸町 1 番 1 号 松下電子工業  
株式会社内  
(72)発明者 浜 昇  
大阪府高槻市幸町 1 番 1 号 松下電子工業  
株式会社内

(72)発明者 河田 真一  
大阪府高槻市幸町 1 番 1 号 松下電子工業  
株式会社内